

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **04-037123**

(43)Date of publication of application : **07.02.1992**

(51)Int.CI.

H01L 21/30

H01L 21/027

(21)Application number : **02-143612**

(71)Applicant : **FUJITSU LTD**

(22)Date of filing : **01.06.1990**

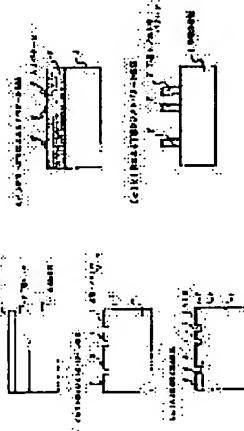
(72)Inventor : **ISHIWARI HIDETOSHI**

(54) FORMING METHOD FOR PATTERN

(57)Abstract:

PURPOSE: To obtain a processing method in which Al sputtering does not occur in the case of dry etching a lower layer resist with an Al pattern formed by lift-off as a mask by exposing a metal film covering the surface of a substrate formed with a photosensitive film pattern with an oxygen plasma, and exposing the surface of the film.

CONSTITUTION: A step of covering a substrate 1 with a mask material layer 2 in a first thickness, a step of covering the layer 2 with a positive type photosensitive film 3 in thickness smaller than the first thickness, a step of selectively emitting an electron beam to the film 3 to develop it to form a pattern 3' of the film 3, a step of covering the surface of the substrate formed with the pattern 3' with a metal film 4, a step of exposing the film 4 with oxygen plasma to oxidize the surface of the film 4, a step of removing the pattern 3' to remove the film 4 on the pattern 3', and a step of selectively removing the layer 2 by dry etching with the pattern 4' remaining on the layer 2 as a mask are included.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑪ 公開特許公報 (A) 平4-37123

⑫ Int. Cl. 5

H 01 L 21/30
21/027

識別記号

府内整理番号

L 7352-4M

⑬ 公開 平成4年(1992)2月7日

7352-4M H 01 L 21/30 361 Z
審査請求 未請求 請求項の数 2 (全6頁)

⑭ 発明の名称 パターン形成方法

⑮ 特 願 平2-143612

⑯ 出 願 平2(1990)6月1日

⑰ 発明者 石割 秀敏 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑱ 出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
⑲ 代理人 弁理士 井桁 貞一

明細書

1 発明の名称

パターン形成方法

2 特許請求の範囲

(1) 基板上にマスク材料層を第1の厚さに被着する工程、

該マスク材料層上に、ポジ型の感光性皮膜を第1の厚さより小なる厚さに被着する工程、

該感光性皮膜に選択的に電子線を照射し、現像処理を行うことによって、該感光性皮膜のパターンを形成する工程、

該感光性皮膜パターンが形成された基板表面に金属皮膜を被着する工程、

該金属皮膜を酸素プラズマに曝露させて、該金属皮膜の表面を酸化する工程、

該感光性皮膜パターンを除去することにより、該パターン上の該金属皮膜を除去する工程、

該マスク材料層上に残された該金属皮膜のパターンをマスクとし、該マスク材料層をドライエッ

チングにより選択的に除去する工程を包含することを特徴とするパターン形成方法。

(2) 基板上にマスク材料層を第1の厚さに被着する工程、

該マスク材料層上に、ポジ型の感光性皮膜を第1の厚さより小なる厚さに被着する工程、

該感光性皮膜に選択的に電子線を照射し、現像処理を行うことによって、該感光性皮膜のパターンを形成する工程、

該感光性皮膜パターンが形成された基板表面に金属皮膜を被着する工程、

該感光性皮膜パターンを除去することにより、該パターン上の該金属皮膜を除去する工程、

該マスク材料層上に残された該金属皮膜のパターンをマスクとし、該マスク材料層を酸素プラズマを活性種とする反応性イオンエッティングにより選択的に除去する工程を包含し、且つ

前記反応性イオンエッティングは $10^{-4} \sim 10^{-3}$ Torr の圧力で実施することを特徴とするパターン形成方法。

3 発明の詳細な説明

〔概要〕

本発明は電子線リソグラフィに於けるレジストパターンの形成に關し、

多層レジスト法による超微細パターンの形成を目的とし、

半導体基板上に下層レジストを被着する工程、

下層レジスト上に、ポジ型の上層レジストを薄く被着する工程、

電子線リソグラフィによって上層レジストのパターンを形成する工程、

上層レジストがバーニングされた半導体基板表面に金属皮膜を被着する工程、

金属皮膜を酸素プラズマに被曝させて、金属皮膜表面を酸化する工程、

上層レジストのパターンを除去するこにより、その上に被着した金属皮膜を除去する工程、

以上の処理によって下層レジスト上に残された金属皮膜パターンをマスクとし、ドライエッチングを施して下層レジストをバーニングする工程

とを包含して構成する。

或いは、前記金属皮膜の表面を酸化する工程を省略する時は、下層レジストのドライエッチングを、その初期に該金属皮膜の表面に強固な酸化膜が形成される条件で実施する。

〔産業上の利用分野〕

本発明は電子線リソグラフィに關わり、特に2層レジスト法によって超微細パターンを形成する処理方法に關わる。

半導体集積回路の高密化に伴うパターンの微細化は止まることなく続いており、DRAMを例にとれば、開発が開始された64Mビット型のものではパターンルールを0.3μmとすることが必要と考えられている。

このような超微細パターンは従来の紫外線リソグラフィによって形成することは困難となっており、電子線リソグラフィによる形成が考慮されている。しかし、電子線は前方散乱や後方散乱が強く起こるので、それによるパターンのぼけを何ら

かの方法で抑えることが必要である。

前方散乱の影響はレジストの厚さが大であるほど強く、それによるパターンぼけを抑えるにはレジストを薄くすることが必要である。レジストパターンは本来ポリSi層やSiO₂層を選択エッチングする時のマスクであるから、エッチングに対する耐性を十分に備えるためには或る程度の厚さが必要となる。

このような矛盾する要求を満たす処理法として、2層レジスト法或いは3層レジスト法のような多層レジスト法が提案され、開発されてきた。これは、本来の形成対象である選択エッチング用マスクは厚い層に形成して十分な耐性を持たせると共に、このマスクパターンそのものを形成するための感光性レジストのパターンは薄い層に形成してパターンぼけを抑えることを基本理念とするものである。

通常これ等2種の層として流動性有機材料であるレジストが用いられることが多く、これ等は上層レジスト及び下層レジストと呼ばれている。ま

た、下層レジストは感光性であることは必要ないが、電子線のような高エネルギー線に対し完全に無感度とすることは困難であり、上層レジストのリソグラフィ処理の影響が下層レジストに及ばないようにするために、上下両レジストの感光特性が反対のものであることが要求される。

下層レジストのバーニングには反応性イオンエッチング(RIE)のような異方性のエッチング法が利用できることから、層の厚さは自由に設定する事が可能であり、これを厚くすることによって基板からの反射である後方散乱は下層レジストに吸収し、上層レジストのパターンぼけを防止することができる。

一方、上層レジストの厚さはパターンぼけを低減するためには薄いほど有利であるが、上層レジストに形成されたパターンをマスクとして下層レジストをエッチングするのであるから、その際の耐性は十分なものでなければならないという要求がある。

〔従来の技術と発明が解決しようとする課題〕

一般的な多層レジスト法の処理工程は第3回(a)～(c)に示すようなものである。同図(a)は半導体基板1の表面に下層レジスト2を塗布し、更にその上に上層レジスト3を塗布した状態を示す。

電子線リソグラフィによって同図(b)のように上層レジストのパターン3'を形成し、これをマスクとして下層レジストを選択的にエッチングし、同図(c)のように下層レジストのパターン2'を形成する。

下層レジストのバーニングは、既に述べたようにRIEによるのが通常であるが、反応性の活性種としては酸素イオンが用いられる。このエッチング条件に対して耐性を持つ上層レジストとして、シリコン(Si)の含有量を高くしたものが開発され、実用に供されている。Siは酸素イオンによってSiO₂層を形成するので、これが酸化性雰囲気に対して耐性を示すのである。

一般に上層レジストは、これをマスクとするエッチングに耐性を持たせるため、ネガ型であるこ

とが多いが、ネガ型のレジストはポジ型に比べ解像度が低いという欠点があり、上記高Siレジストの感光特性もネガ型である。そのため、エッチング耐性は優れているが、超微細パターンの形成に利用するには解像度が十分でないという問題がある。

上層レジストにポジ型を用いて解像度を高めると共に、エッチング耐性も十分なものとしたい、という要求に応えて開発されたレジストバーニング法の一つに、本発明者によって発明され、特開平1-304457として特許出願された技術がある。

これは2層レジスト法を改善したもので、上層レジストのパターンを形成した後、Alのような金属皮膜を被覆して上層レジストパターンをエッチング除去すると、パターン上のAl膜がリフトオフされ、下層レジスト上に上層レジストパターンを反転したAl膜のパターンが形成されるので、これをマスクとして利用し、下層レジスト層をバーニングするというものである。

この公知の発明は、ポジ型レジストを用いることにより高解像度のパターン形成を可能にすると共に、下層レジストのバーニングマスクであるAl膜が優れたエッチング耐性を持つという特長を備えたものであるが、Al膜パターンをマスクとして酸素イオンによるRIEを施すと、処理条件によっては下層レジストのバーニングが順調に進行しない状況が生ずる。

本発明者がこの原因を追究した結果、RIEによる下層レジストのエッチング時にAlがスパッタされ、下層レジスト表面に付着してこれをマスクするため、エッチングが均一に進行しないことが判明した。RIE処理の初期に、Al表面にはアルミナ(Al₂O₃)膜が形成され、これがAlのスパッタを抑制するが、処理条件によってはアルミナの結合が弱くなり、Alスパッタを十分に抑制しない場合があり、そのためAlがスパッタされて下層レジストに付着し、エッチング進行を均一にするのである。

従って、前記公知発明を有効に実施するには、

このようなAlのスパッタが生じないようにすることが必要である。

本発明の目的は、リフトオフによって形成されたAlパターンをマスクとして下層レジストをドライエッチングする際に、Alのスパッタが起らぬ処理方法を提供することであり、それによって、より微細なパターンを持つ半導体装置を提供することである。

〔課題を解決するための手段〕

上記目的を達成するため、本発明の電子線リソグラフィの処理方法には、

基板上にマスク材料層を第1の厚さに被覆する工程、

該マスク材料層上に、ポジ型の感光性皮膜を第1の厚さより小なる厚さに被覆する工程、

該感光性皮膜に選択的に電子線を照射し、現像処理を行うことによって、該感光性皮膜のパターンを形成する工程、

該感光性皮膜パターンが形成された基板表面に

金属皮膜を被着する工程、

該金属皮膜を酸素プラズマに曝露させて、該金属を酸化する工程、

該感光性皮膜パターンを除去することにより、該パターン上の該金属皮膜を除去する工程、

該マスク材料層上に残された該金属皮膜のパターンをマスクとし、該マスク材料層をドライエッティングにより選択的に除去する工程が含まれている。

また、前記金属皮膜の表面を酸化する工程を省略する時は、下層レジストのドライエッティングをその初期に該金属皮膜の表面に強固な酸化膜が形成される条件で実施する。

(作 用)

既に述べたように、A₂パターンをマスクとして下層レジストをRIEでエッティングする際にはA₂がスバッタされないようにしなければならないが、請求項1の本発明ではA₂のバーニングの前にその表面に強固な酸化膜を形成するので、

ジ型電子線レジストOEBR1000(商品名、東レ社製)で、0.1~0.2μmの厚さにスピンドルコートする。

上層レジストに公知の手順に従って電子線リソグラフィを施し、必要なパターンを形成する。上層レジストはポジ型であり、除去すべき部分に電子線が照射されるが、下層レジストはネガ型であるから、上層レジストを透過した電子線に感光しても、現像処理の際に同時に除去されることはない。上層レジストがバーニングされた状況が同図(d)に示されており、3'が上層レジストパターンである。

この上層レジストのパターンは後にA₂膜をリフトオフするマスクとして使用されるものであるから、その端部は垂直或いは若干の張り出しを持つ形状であることが望ましい。上層レジストとしてポジ型のものを使用すれば、前方散乱によって下層レジストに近いほど広く感光するので、現像後に所望の断面形状を得ることが容易となる。端部の張り出しを確実に形成したい場合には、上層

RIE処理時間中A₂は常に防護されており、スバッタされることがない。このA₂酸化処理は基板全面にA₂膜が存在する時期に行うのが好ましく、A₂膜の被着とリフトオフ処理との間に行われる。

また、酸素プラズマにより下層レジストをエッティングする場合は、処理室の圧力を10⁻⁴~10⁻³ Torrとすることにより、エッティング初期にA₂表面に強固な酸化膜が形成されるので、A₂表面を酸化する工程を省略することができる。

[実施例]

第1図(a)~(e)は請求項1に該当する本発明の第1の実施例の工程を示す断面模式図である。以下該図面を参照しながら本実施例を説明する。

先ず、同図(a)に示されるように、半導体基板1の表面に下層レジスト2と上層レジスト3を塗布する。下層レジストは例えばネガ型電子線レジストCMS(商品名、TOSOH社製)で、1μmの厚さにスピンドルコートし、上層レジストは例えばボ

レジストを2層化することも有効である。

このように上層レジストのパターンが形成された上に、同図(c)の如く、A₂膜4を500Åの厚さに被着する。この基板を酸素プラズマに曝露し、A₂膜表面を酸化する。生ずる酸化膜を強固なものとするため、この時の酸素プラズマの圧力は10⁻⁴~10⁻³ Torrとする。処理時間は数十秒~数分で十分な厚さの酸化膜が形成される。

統いて有機溶剤或いは剥離液を用いて上層レジストのパターンを除去すると、同時に該パターン上のA₂膜が除去され、同図(d)のように下層レジスト上にA₂パターン4'が形成される。このA₂パターンの表面には上記処理による強固な酸化膜が存在する。

このA₂パターンをマスクとし、酸素を活性種とするRIE処理によって、同図(e)に示す如く、下層レジストをエッティングし、必要とする下層レジストパターン2'を得る。RIE処理条件は公知のものに従えばよい。

RIEではプラズマの圧力が低いほど異方性が

強く、微細パターンの形成に適しているが、同時にマスク材料のエッチング耐性が低下するため、通常の処理ではあまり低くすることができない。しかし本発明ではエッチング耐性に優れたマスクが得られるので、十分に異方性を強めて処理することが可能である。

次に請求項2に該当する本発明の第2の実施例を説明する。この実施例の工程を模式的に示したもののが第2図(a)~(c)であり、以下、同図が参照される。

本実施例でも同図(a)および(b)に示される工程は、上下2層のレジストの塗布と電子線リソグラフィによる上層レジストのバーニング処理であり、1が半導体基板、2が下層レジスト、3が上層レジストである点も第1図と共通している。

続く第2図(c)ではA₂膜4が被着されているが、本実施例では酸化処理は行わずにリフトオフ処理を施し、同図(c)の如く下層レジスト上にA₂膜4とA₂膜4'を形成する。この時点では、A₂膜表面にはそれ迄の処理で付随的に生じた酸化膜だけが存

在する。

この状態で、圧力10⁻⁴~10⁻³Torrの酸素プラズマによるRIE処理を施すと、該処理の初期の時点でA₂膜4の表面に緻密な酸化膜が形成される。この酸化膜は強固であり、優れたエッチング耐性を示すので、以後のRIEでは専ら下層レジストのエッチングが進行し、同図(c)のように下層レジストのパターン2'が得られる。

(発明の効果)

以上説明したように、本発明の電子線リソグラフィでは、酸素プラズマに対し十分な耐性を持つ酸化膜被覆A₂がマスクとして使用されるので、微細パターンの形成に適した処理条件で下層レジストをバーニングすることができるようになり、半導体装置の各種パターンをより微細に形成することが可能となる。

特に、前記特開平1-304457号の発明を実施する場合、本発明の処理法に従えば、A₂がスパッタされて下層レジストのエッチングが不均

一に進行することが回避される。

4 図面の簡単な説明

第1図は本発明の第1の実施例の工程を示す断面模式図、

第2図は本発明の第2の実施例の工程を示す断面模式図、

第3図は従来の2層レジスト法の処理工程を示す断面模式図

であって、

図に於いて

1は半導体基板、

2は下層レジスト、

2'は下層レジストのパターン、

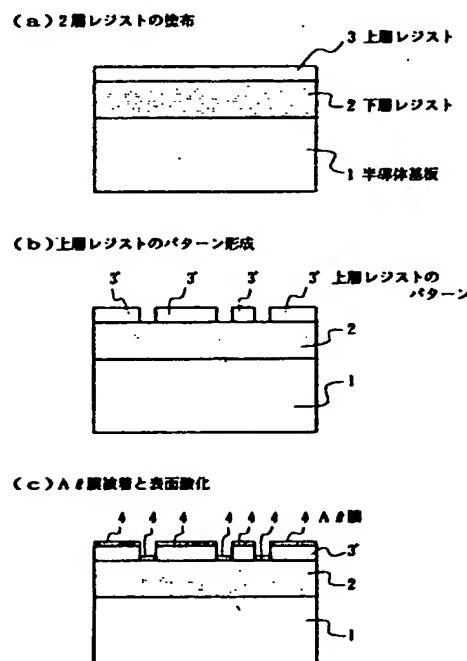
3は上層レジスト、

3'は上層レジストのパターン、

4はA₂膜、

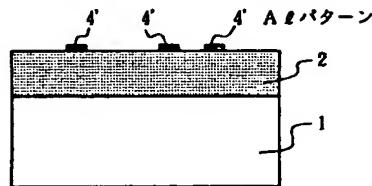
4',4''はA₂膜パターン

である。

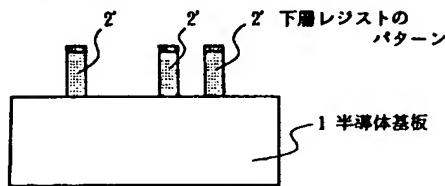


本発明の第1の実施例の工程を示す断面模式図

第1図(その1)

(d) リフトオフによるA₂パターン形成

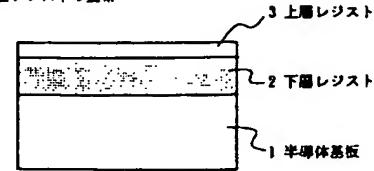
(e) RIEによる下層レジストパターン形成



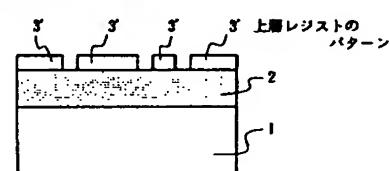
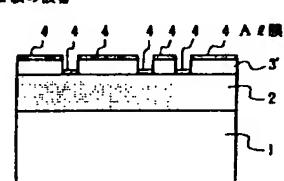
本発明の第1の実施例の工程を示す断面模式図

第1 図(その2)

(a) 2層レジストの塗布

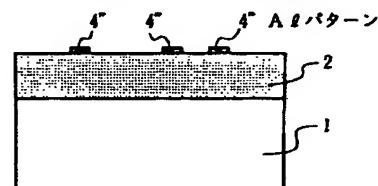
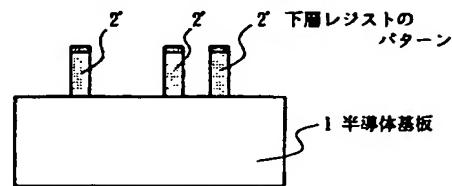


(b) 上層レジストのパターン形成

(c) A₂膜の接着

本発明の第2の実施例の工程を示す断面模式図

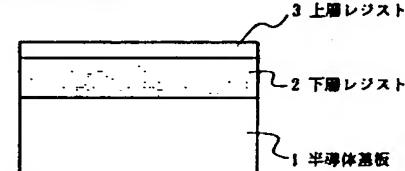
第2 図(その1)

(d) リフトオフによるA₂パターン形成(e) RIEによる下層レジストパターン形成
(A₂パターン表面の酸化も同時に進行)

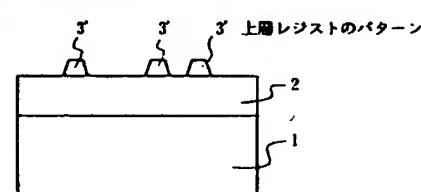
本発明の第2の実施例の工程を示す断面模式図

第2 図(その2)

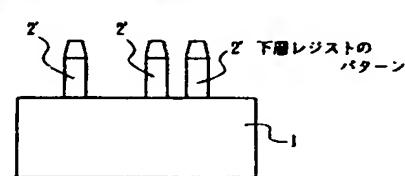
(a) 2層レジストの塗布



(b) 上層レジストのパターン形成



(c) 下層レジストのパターン形成



従来の2層レジスト法の処理工程を示す断面模式図

第3 図

CLIPPEDIMAGE= JP404037123A

PAT-NO: JP404037123A

DOCUMENT-IDENTIFIER: JP 04037123 A

TITLE: FORMING METHOD FOR PATTERN

PUBN-DATE: February 7, 1992

INVENTOR-INFORMATION:

NAME

ISHIWARI, HIDETOSHI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FUJITSU LTD	N/A

APPL-NO: JP02143612

APPL-DATE: June 1, 1990

INT-CL (IPC): H01L021/30;H01L021/027

US-CL-CURRENT: 438/694

ABSTRACT:

PURPOSE: To obtain a processing method in which Al sputtering does not occur in the case of dry etching a lower layer resist with an Al pattern formed by lift-off as a mask by exposing a metal film covering the surface of a substrate formed with a photosensitive film pattern with an oxygen plasma, and exposing the surface of the film.

CONSTITUTION: A step of covering a substrate 1 with a mask material layer 2 in a first thickness, a step of covering the layer 2 with a positive type photosensitive film 3 in thickness smaller than the first thickness, a step of selectively emitting an electron beam to the film 3 to develop it to form a pattern 3' of the film 3, a step of covering the surface of the substrate

formed with the pattern 3' with a metal film 4, a step of exposing the film 4 with oxygen plasma to oxidize the surface of the film 4, a step of removing the pattern 3' to remove the film 4 on the pattern 3', and a step of selectively removing the layer 2 by dry tching with the pattern 4' remaining on the layer 2 as a mask are included.

COPYRIGHT: (C)1992,JPO&Japio